

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-043989

(43)Date of publication of application : 16.02.2001

(51)Int.Cl.

H05B 41/282
H02M 7/48
H02M 7/5387
H05B 41/18
H05B 41/24

(21)Application number : 11-217889

(71)Applicant : DENSO CORP
KOITO MFG CO LTD

(22)Date of filing : 30.07.1999

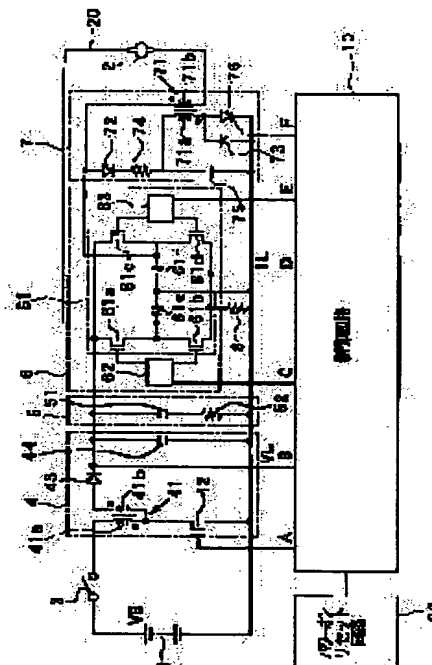
(72)Inventor : YAMAMOTO NOBORU
KAJITA YUJI
ODA SATOSHI
NOYORI YASUSHI

(54) DISCHARGE LAMP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To surely detect an earth fault even if power is fed to a discharge lamp device when the electric wiring of a lamp is grounded due to some cause and to surely operate a fail-safe in the earth fault state.

SOLUTION: After a predetermined period elapses since the voltage of a battery 1 is applied to a DC-DC converter 4 and the DC-DC converter 4 starts to operate, the on-off operation of MOS transistors 61a-61d is started, and before the predetermined period elapses, the MOS transistors 61a-61d are brought into an off-state. By bringing the four MOS transistors 61a-61d into the off-state before the predetermined period elapses since the DC-DC converter 4 starts to operate like this, an oscillating condition that a grounding current intermittently flows is not caused, so that the earth fault can surely be detected. Thereby, a fail-safe can surely be operated, and the occurrence of the fusing of a fuse or the like can be prevented.



LEGAL STATUS

[Date of request for examination] 23.04.2003

[Date of sending the examiner's decision of rejection] 24.05.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

特開2001-43989

(P2001-43989A)

(43) 公明党 平成13年2月16日(2001.2.16)

(53) Int. Cl. ' 1	補助記号	F I	フー- (参考)
H 0 5 B	41/282	H 0 5 B 41/29	C 3K072
H 0 2 M	7/48	H 0 2 M 7/48	L 3K083
			M 5H007
	7/5387	7/5387	Z
H 0 5 B	41/18	H 0 5 B 41/18	3 5 0 B
		審査請求	未請求 請求項の放 4 OL (全 12 頁)
			最終頁に続く

審査請求 未請求 請求項の数 4 OL (全 12 頁) 最終頁に続く

(21) 出願番号	特願平11-217889	(71) 出願人	000004260	株式会社デッソー
(22) 出願日	平成11年7月30日 (1999. 7. 30)	(71) 出願人	000001133	愛知県刈谷市昭和町1丁目1番地
		(71) 出願人	000001133	株式会社小糸製作所
		(72) 発明者	山本 界	東京都港区高輪6丁目8番3号
		(74) 代理人	100100022	愛知県刈谷市昭和町1丁目1番地 株式会社 デッソー内
				伊藤 洋二 (外2名)

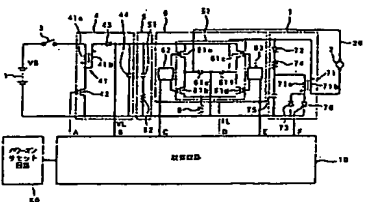
最終頁に添く

最終頁に続く

(57) 【契約】

【問題】 ランプの電気回路が何らかの原因で地絡したときに、放電計表盤に電流が印加されても確実に地絡が検出でき、地絡状態の際に確実にフェールセーフを作用させられるようにする。

(図3:手動) バッテリ1の電圧がDC-DCコンバータ4に印加され、DC-DCコンバータ4が動作を開始した時点から所定時間経過後にMOSトランジスタ61あるいは61dのMOSトランジスタ動作を開始し、所定時間経過後にMOSトランジスタ61あるいは61dをオフ状態にする。このように、DC-DCコンバータ4が動作を開始した時点から所定時間経過前においては、4つのMOSトランジスタ61a~61dをオフ状態にすることにより、地絡電圧が相対的に流れる低抵抗状態になることとはなく、確実に地絡を検出することができ、これにより、確実にフェールセーフを動作させることができ、ヒューズ熔断などが発生しないようにできる。



【特許請求の範囲】

【請求項1】 直流通電 (1) の電圧をトランス (4) を用いて昇圧するDC-DCコンバータ (4) と、4つの半導体スイッチング素子 (61a~61d) をHブリッジ状に配列してなるHブリッジ回路 (61) 、及び、前記DC-DCコンバータによって昇圧された電圧を電圧供給源として作動しており、前記4つの半導体スイッチング素子のオンパルス作動を制御するブリッジ駆動回路 (62、63) を含むインバータ回路 (6) とを備える。

(2) に印加することにより放電電圧を交流点灯させてなる放電灯装置において、

直流電源の電圧が前記EDC-Dコンパータに印加され、被DC-Dコンパータが作動開始した時点から所定時間経過後に前記半導体インテグレーションのオンオフ作動を開始し、前記所定時間経過前においては前記半導体インテグレーションをオフ状態にすることを特徴とする放電灯装置。

【附求頁2】 前記D-C-Dコンバータによって昇圧された電圧を電圧供給源として充電されるコンデンサ(67)を備えており、

前記ブリッジ駆動回路の制御電圧として、前記C-Dコンバータの昇圧電圧が相加されるようになり、前記C-Dコンバータの昇圧電圧が低下した時には前記コンデンサ(67)の充電電圧が相加されるようになっていることを特徴とする請求項1に記載の放電装置。

【請求項3】 前記フリッツ振動回路を制御する制御信号を出力するフリッツ振動回路（400）を備え、前記フリッツ振動回路は、前記制御信号に基づいて前記4つの半導体スイッチング素子のそれぞれのオンオフ動作を制御するようにしており、

前記のフリッジ制回路は、前記所定時間経過前においては、前記フリッジ駆動回路に、前記4つの半導体スイッチング素子の全てをオンさせる制御信号を出力するようになっていて、これを特徴とする請求項1又は2に係る放電灯装置。

(請求項４) 前記放電灯に追加されるランプ電圧（V）と該放電灯に流れるランプ電流（I L）に基づいて、 $V \times I_L$ の値を算出するフェイルセーフ回路（600）を備え、 $V \times I_L$ が検出されると、前記フリック抑制回路に対して、 $V \times I_L$ の半導体スイッチング素子の全てをオンさせる制御信号を出力するドライバコントローラ（401）を備えることを特徴とする請求項１乃至３のいずれかの実施形態。

ここに記載の放電灯装置。

【発明の詳細な説明】

[1001]

【発明の属する技術分野】 本発明は、商店放電灯を点灯

(2)

特開2001-43985

する放電灯装置に関し、特に車両用前照灯に用いて好適なものである。

[0002]

〔従来の技術〕 従来、高圧放電管（以下、ランプ）というを真空油封管に適用し、加熱パツターの電圧をD-C-Dコンバータで昇圧し、この昇圧した電圧の特性をHブリッジによるインバータ回路にて切り換えて、ランプを交流点灯させるようにしたものが種々提案されてゐる。

10 [0003]

〔発明が解決しようとする課題〕 この種のランプにおいては、通常、異同断力に設けられたベンドランプ灯具内のリフレクタ内に取り付けられているが、ランプの電気配線部が何らかの原因で地絡すると、地絡電流として過電流が流れ、ヒューズが熔断したり放電管・封入管内の素子が破壊するといった問題がある。特に、地絡状態でベンドランプが低い場合に装置に電線を印刷するとフェイルセーフ回路が作動しないためにこの問題が発生する。
〔0004〕 図3にインバータ回路等の回路構成を示し、この図を用いて上記問題を説明する。

【0005】例えば、ランプ2が接続されるMOSトランジスタ61cと61dの接続点が地絡した状態で放電灯装置に電圧が印加された場合について説明する。

【0006】VB端子に電流が印加されると、駆動回路63の電流であるV2端子電圧がほぼVB端子の電圧となる。また、Hトリップ制御回路400が動作し、端子400a、400bより互いに反転した信号を出力する。そして、回路400bからV1レベルの信号が出力されると、駆動回路63のH0端子出力はV1レベルとされ、20
なりMOSトランジスタ61cをオンさせる。

〔0007〕その結果、VB端子からトランズ41の1
次巻数41aと2次巻数41b、タイオー43、MO
Sトランジスタ61cを介して、地絡電流が流れる。こ
の地絡電流の経路は低インピーダンスであるため、地絡
電流は数十アンペアの値となる。この地絡電流が流れる
と、パツチからVB端子までの配線ワイヤの電圧降下

下により、V₂端子の電圧が数バルトまで低下し、その結果、駆動回路6 3の電流であるV₂端子の電圧も低下する。そして、駆動回路6 3の電流となるV₂端子の電圧が所定電圧以下まで低下すると、V₂端子の電圧が電圧制御回路6 3の制御電圧電圧以下となるため、駆動回路6 3がリセットダウンする。すなわち、H₀端子出力、L₁端子出力をローレベルに固定させる。これにより、MO₁ストラップ6 1 cは遮断され、地絡電流も遮断される。このように地絡電流が遮断される場合、地絡電流の発生持続時間が短いため、フェイルセーフ回路によって地絡が検出できない。

【0008】このため、MOSトランジスタ61がオフすると配線71ヤによる電圧降下がなくなるため、再びV_B端子の電圧が上昇し、これに伴ってV₂端子の電

3

圧も上昇する。これにより、駆動回路6 3が平均圧常に作動し、MOSトランジスタ6 1cをオンさせ、地絡電流が流れる。このため、上記動作を何度も繰り返す発振状態となる。

(0009) このような発振状態になると、上記と同様に、地絡電流の検出期間が短く、フェールセーフ回路が地絡検出を行う前に地絡電流が遮断されるため、地絡を検出することができなくなる。このため、発振状態が持続し、ヒューズ断線や放電灯装置内の素子を破壊するのである。

(0010) バッタリの電圧は通常12V程度となつていますが、バッタリの状態によっては電圧が8〜13V程度になることがあり、特にバッタリの電圧が低い場合に上記発振状態に至る。

(0011) 本発明は、上記問題に鑑みため、ランプの電気回路が何らかの原因で地絡したときに、放電灯装置に電流が印加されても確実に地絡が検出できるようにすることを目的とする。そして、地絡状態の際に確実にフェールセーフを作動させ、地絡によるヒューズ断線や素子破壊を防止することを目的とする。

(0012)

[問題を解決するための手段] 上記目的を達成するため、請求項1に記載の発明では、請求項1乃至4に記載の発明においては、直流電源(1)の電圧が前記DC-DCコンバータ(4)に印加され、DC-DCコンバータが作動開始した時点から所定時間経過後に半導体スイッチング素子(6 1a〜6 1d)のオン動作を開始し、所定時間経過後においては半導体スイッチング素子をオフ状態にすることを特徴としている。

(0013) このように、DC-DCコンバータが作動開始した時点から所定時間経過後においては、4つの半導体スイッチング素子をオン状態にすることにより、地絡電流が間欠的に流れる発振状態になることはなく、確実に地絡を検出することができる。

(0014) 例えば、請求項2に示すように、ブリッジ駆動回路の作動電圧として、DC-DCコンバータの昇圧電圧が印加されるようにし、DC-DCコンバータの昇圧電圧が低下した時にコンデンサ(6 7)の充電電圧が印加されるようにして、コンデンサの充電電圧が低下するまでの間に地絡を検出することが可能となる。

(0015) なお、ブリッジ駆動回路は、Hブリッジ回路(4 0 0)からの制御信号に基づいて4つの半導体スイッチング素子のそれぞれのオン動作を制御するようになっており、Hブリッジ制御回路は、所定時間経過後においては、ブリッジ駆動回路に、4つの半導体スイッチング素子の全てをオフさせる制御信号を出力するようになっており、

(0016) また、このような地絡検出は、請求項4に示すように、放電灯に印加されるランプ電圧(V_L)と放電灯に流れるランプ電流(I_L)に基づいてフェール

4

セーフ回路(6 0 0)によって行われ、地絡が検出されると、Hブリッジ回路(4 0 1)にて、ブリッジ駆動回路に対して、4つの半導体スイッチング素子の全てをオフさせる制御信号を出力するようにすることができる。

(0017) これにより、地絡の際に確実にフェールセーフを作動させることができ、ヒューズ断線や放電灯装置内の素子の破壊等を防止することができる。

(0018) なお、上記各手段の括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示すものである。

(0019)

[発明の実施の形態] 図1に、本発明にかめる放電灯装置を車両用前照灯に適用した実施形態の全体構成を示す。

(0020) 放電灯装置は、直流電源である車載バッテリー1に接続されており、点灯スイッチ3がオンされると、自動車用前照灯として用いられるランプ(例えば、メタルハライドランプ等)2に電力供給を行うように構成されている。この放電灯装置は、直流電源回路としてのDC-DCコンバータ4、点灯制御回路5、インバータ回路6、高電圧発生回路7等の回路構成部を有している。

(0021) DC/DCコンバータ4は、バッテリー1側に記された一次巻線4 1aとランプ2側に記された二次巻線4 1bを有するトランス4 1aとトランス4 1bと、一次巻線4 1aに接続されたMOSトランジスタ4 2と、二次巻線4 1bに接続された整流用のダイオード4 3および平滑用コンデンサ4 4から構成され、バッテリー電圧V_Bを昇圧した昇圧電圧を出力する。すなわち、MOSトランジスタ4 2がオンすると、一次巻線4 1aに一次電流が流れて一次巻線4 1aにエネルギーが蓄えられ、MOSトランジスタ4 2がオフすると、一次巻線4 1aのエネルギーが二次巻線4 1bに供給される。そして、このような動作を繰り返すことにより、ダイオード4 3と平滑用コンデンサ4 4の接続点から高電圧を出力する。

(0022) なお、トランス4 1aとトランス4 1bは、図1に示すように一次巻線4 1aと二次巻線4 1bとが電気的に導通するように構成されている。

(0023) 点灯制御回路5は、コンデンサ5 1と抵抗5 2から構成され、点灯スイッチ3がオンした後にコンデンサ5 1が充電され、点灯スイッチ3がランプ2を電源

間での起電流が徐々に減るやうにアーク放電に移行する。(0024) インバータ回路6は、ランプ2を交流点灯させるもので、Hブリッジ回路6 1とブリッジ駆動回路6 2、6 3から構成されている。Hブリッジ回路6 1は、Hブリッジ状に配線されたスイッチング素子をなすMOSトランジスタ6 1a〜6 1dからなる。ブリッジ駆動回路6 2、6 3は、後述するHブリッジ制御回路4 0 0からの制御信号によって、MOSトランジスタ6 1

5

a. 6 1dとMOSトランジスタ6 1b、6 1cを交互にオンオフ駆動する。この結果、ランプ2の放電電流の向きが交互に切り換わり、ランプ2の両端に高電圧(放電電圧)の極性が反転してランプ2が交流点灯する。

(0025) なお、コンデンサ6 1e、6 1fは、点灯開始時に発生する高電圧V_LからHブリッジ回路6 1を保護する保護用のコンデンサである。

(0026) 高電圧発生回路7は、Hブリッジ回路6 1の中心電位点とバッテリー1の負極端との間に設置され、一次巻線7 1aと二次巻線7 1bを有するトランス7 1、ダイオード7 2、7 3、抵抗7 4、コンデンサ7 5、および一方性半導体素子であるサイリスタ7 6から構成されており、ランプ2を点灯駆動させる。すなわち、点灯スイッチ3がオンすると、コンデンサ7 5が充電を開始し、その後、サイリスタ7 6がオンすると、コンデンサ7 5が放電を開始し、トランス7 1を通じて、ランプ2に高電圧を印加する。その結果、ランプ2が、電圧値で検出され点灯する。

(0027) 上記したMOSトランジスタ4 2、ブリッジ駆動回路6 2、6 3、サイリスタ7 6は、制御回路1 0によって制御される。この制御回路1 0には、DC-DCコンバータ4とインバータ回路6の間のランプ電圧V_Lがインバータ回路6に印加される電圧V_Lおよびインバータ回路6からバッテリー1の負極端に流れるランプ電流I_Lなどが入力されている。なお、ランプ電流I_Lは電流検出用抵抗8により電圧として検出される。

(0028) 図2に、制御回路1 0のブロック構成を示す。制御回路1 0は、MOSトランジスタ4 2をPWM信号によってオンオフさせるPWM制御回路1 0 0と、ランプ電圧V_Lをサンプリングするサンプリングホルド回路2 0 0と、サンプリングホルド回路2 0 0と、ランプ電圧V_Lに基づいてランプ電圧を所望値に制御するランプリレー制御回路3 0 0と、Hブリッジ回路6 1を制御するHブリッジ制御回路4 0 0と、サイリスタ7 6をオンさせてランプ2に高電圧を印加させる高電圧発生制御回路5 0 0と、ランプ2の両端の電圧を検出し、2 0 0が検出したときなどの異常状態を検出して対処処理を行うフェールセーフ回路6 0 0から構成されている。

(0029) 上記構成において、放電灯装置の点灯動作を説明する。

(0030) 点灯スイッチ3がオンすると、図1に示す各部に電流が供給される。そして、PWM制御回路1 0 0はMOSトランジスタ4 2をPWM制御する。その結果、トランス4 1aとトランス4 1bの作用によって、バッテリー電圧V_Bを昇圧した電圧DC-DCコンバータ4から出力される。

(0031) また、Hブリッジ制御回路4 0 0は、後述するようにHブリッジ回路6 1におけるMOSトランジスタ6 1a〜6 1dを所定間だけ全てオフにしたの

6

ち、MOSトランジスタ6 1a〜6 1dを対角線の関係で交互にオンオフさせる。このことにより、DC-DCコンバータ4から出力された高電圧が、Hブリッジ回路6 1を介して高電圧V_LからHブリッジ回路7のコンデンサ7 5に供給され、コンデンサ7 5が充電される。

(0032) この後、高電圧発生制御回路5 0 0は、Hブリッジ制御回路4 0 0から出力されるMOSトランジスタ6 1a〜6 1dの切換えタイミングを知らせる信号に基づいて、サイリスタ7 6にゲート駆動信号を出力し、サイリスタ7 6をオンさせる。そして、サイリスタ7 6がオンすると、コンデンサ7 5が放電し、トランス7 1を通じて、ランプ2に高電圧が印加される。その結果、ランプ2が電圧値で検出され、点灯始動する。

(0033) この後、Hブリッジ回路6 1によりランプ2への放電電圧の極性(放電電流の向き)を交互に切り換えることで、ランプ2が交流点灯される。また、ランプリレー制御回路3 0 0は、ランプ電圧V_Lとランプ電圧V_L(サンプリングホルド回路2 0 0によってサンプリングされたもの)とに基づいて、ランプ電圧が所望値となるように制御し、ランプ2を安定点灯させる。

(0034) なお、サンプリングホルド回路2 0 0は、Hブリッジ回路6 1の切換えタイミングとその切換え時に発生する過渡電圧をマスクし、過渡電圧発生時のみのランプ電圧V_Lをサンプリングしてホルドする。

(0035) 次に、上記したブリッジ駆動回路6 2、6 3について説明する。図3にその具体的な構成を示す。

(0036) ブリッジ駆動回路6 2、6 3は、同一構成のもので、ハイアンプロードライバ回路(Interface Driver)を用いている。そして、ブリッジ駆動回路6 2の高電圧側入力端子H_{in}とブリッジ駆動回路6 3の低電圧側入力端子L_{in}は、Hブリッジ駆動回路4 0 0の端子4 0 0aからの信号が入力され、ブリッジ駆動回路6 2の低電圧側入力端子L_{in}とブリッジ駆動回路6 3の高電圧側入力端子H_{in}は、Hブリッジ制御回路4 0 0の端子4 0 0bからの信号が入力される。Hブリッジ制御回路4 0 0の端子4 0 0a、4 0 0bからの信号が出力され、ブリッジ駆動回路6 2、6 3からの出力信号によってMOSトランジスタ6 1a〜6 1dは全てオンされる。

(0038) その後は、Hブリッジ制御回路4 0 0の端子4 0 0aからのハイレベル信号が出力され、端子4 0 0bからローレベル信号が出力されると、ブリッジ駆動

回路62、63からの出力番号によって、MOSトランジスタ61a、61dがオン、MOSトランジスタ61b、61cがオフとなる。また、Hブリッジ制御回路400の端子400aからローレベル信号が出力され、端子400bからハイレベル信号が出力されると、ブリッジ駆動回路62、63からの出力番号によって、MOSトランジスタ61b、61cがオン、MOSトランジスタ61a、61dがオフとなる。

(00039) なお、ブリッジ駆動回路62、63には、フライバックトランス41の二次側から電圧が供給されるようになっている。すなわち、フライバックトランス29の二次側には、抵抗64aとツェナダイオード64bよりなる第1電流制限回路64が設けられており、第1電源回路64にて発生された所定電圧V2（例えば15V）がブリッジ駆動回路62、63に供給されるようになっている。また、トランス41の二次側の電圧の他に、ダイオード65、抵抗66、ノイズ除去用のコンデンサ67を介した一次側の電圧（バイパリア電圧VB）によってもブリッジ駆動回路62、63に電圧が供給されるようになっている。

(00040) また、後述するフェイルセーフ回路600からの信号により、ブリッジ駆動回路62、63の入力端子Hin、Linの全てにローレベル信号を供給して、Hブリッジ回路61における4つのMOSトランジスタ61a～61dを全てオフ（以後、この状態をHブリッジ回路61のオフという）するHブリッジ回路401が設けられている。

(00041) 次に、上記したランパバーク制御回路300について説明する。図4にその具体的な構成を示す。(00042) ランパバーク制御回路300は、ランパ2の点灯状態を示す信号であるランパ電圧VLやランパ電流I1等に応じた出力を発生する電圧増幅回路301を備えており、この電圧増幅回路301の出力がPWM制御回路100に入力されるようになっている。PWM制御回路100は、電圧増幅回路301の出力電圧が小さくなるほど、MOSトランジスタ42をオンオフさせるデューティ比を大きくして、ランパ電力を増加させる。

(00043) 電圧増幅回路301の非反転入力端子には、電圧増幅回路301が出力される電圧VL1が入力されており、電圧増幅回路301は基準電圧V1と電圧VL1の差に応じた電圧を出力する。(00044) この電圧VL1は、ランパ電流I1と、一定電流I1と、第1電流制限回路302にて設定される電流I12と、第2電流制限回路303にて設定される電流I13とに基づいて決定される。なお、電流I1と電流I12と電流I13との和は、ランパ電流I1より十分大きく設定される。

(00045) ここで、第1電流制限回路302は、図に

示すようにランパ電圧VL1が高くなるほど電流I12を大きく設定し、第2電流制限回路303は、図に示すように点灯スイッチ3のオン後の時間Tが長くなるほど電流I13を大きく設定する。

(00046) そして、このランパバーク制御回路300は、点灯スイッチ3のオン後の時間T、ランパ電圧VL、ランパ電流I1などに応じた電圧を出力してランパ電力を制御し、点灯時においてはランパ電力を大きな値（例えば75W）として電圧増幅回路301に低下させていき、ランパ2が安定状態になるとランパ電力を所定値（例えば35W）に制御する。

(00047) 次に、PWM制御回路100について説明する。図5にその具体的な構成を示す。

(00048) PWM制御回路100は、スレショルドレベルを設定するスレショルドレベル設定回路101と、駆動状態を形成する駆動状態形成回路102と、駆動状態とスレショルドレベルとを比較して、スレショルドレベルに応じたデューティ比のゲート信号を出力するコンパレータ103と、コンパレータ103からの出力とフェイルセーフ回路600からインバータ104を介した出力とをANDゲート105から構成されている。

(00049) スレショルドレベル設定回路101は、上述した電圧増幅回路301からの出力電圧（信号番号）に応じ、その出力電圧が大きくなるほど低いスレショルドレベルを設定する。従って、ランパ電力が大きくなるために電圧増幅回路301からの出力電圧が大きくなると、スレショルドレベルが低くなり、デューティ比が大きくなる。また、ランパ電力を小さくするために電圧増幅回路301の出力電圧が低くなると、スレショルドレベルが高くなり、デューティ比が小さくなる。

(00050) また、フェイルセーフ回路600からランパ2の点灯状態の検出を示すハイレベル信号が出力されると、インバータ104からローレベル信号が出力されるため、ANDゲート105の出力がローレベルとなり、MOSトランジスタ42をオフする。従って、ランパ2が点灯状態の時には、DC-DCコンバータ4の動作を停止する。

(00051) また、パワーオンセット回路800から、放電灯装置への電圧供給を示すハイレベル信号が出力されると、インバータ106からローレベル信号が出力されるため、ANDゲート105の出力がローレベルとなり、MOSトランジスタ42をオフ状態にする。

(00052) 次に、フェイルセーフ回路600について説明する。図6にその具体的な構成を示す。

(00053) フェイルセーフ回路600は、ランパ電圧検出回路601とランパ電流検出回路602と、AND

ゲート603と、フェイルタ604と、単安定回路605と、NORゲート606と、フェイルタ607と、ORゲート608と、タイマ回路609と、ドライバ回路700と104から構成されている。

(00054) ランパ電圧検出回路601は、サンプリング回路200からのランパ電圧VLと所定電圧V12（例えば20V）とを比較するコンパレータ601aを有し、ランパ電圧VLが所定電圧V12以下の時にハイレベル信号（電圧低下信号）を出力する。

(00055) ランパ電流検出回路602は、コンパレータ602aと、コンデンサ602bと、抵抗602cから構成されている。コンパレータ602aは、ランパ電流I1に応じた電圧VL1と所定電圧V13とを比較し、電圧VL1が所定電圧V13以下のとき、すなわちランパ電流I1が所定電流（例えば0.2A）以下のときに、ハイレベル信号（電流低下信号）を出力する。(00056) ここで、ランパ2が電力制御されているときには、ランパ電圧VLは、例えば20V～400Vの範囲にあり、ランパ電流I1は、例えば0.35～2.6Aの範囲にあるため、ランパ電圧検出回路601及びランパ電流検出回路602は共にローレベル信号を出力する。

(00057) しかし、ランパ2の両端の電圧電流部、すなわちインバータ回路6とランパ2の間の電圧電流部20が故障しているとき、フライバックトランス41の二次側に過電流が流れ、ランパ電圧VLは20Vより低くなる。また、二次巻数41b側からの過電流は電圧電流部20からアースに落ち、ランパ電流I1は0.2A以下になる。その結果、ランパ電圧検出回路601及びランパ電流検出回路602は共にハイレベル信号を出力し、ANDゲート603の出力が故障状態を示すハイレベル信号となる。

(00058) なお、ランパ2の両端が短絡した場合には、ランパ電圧VLは所定電圧V12以下になるが、ランパ電流I1は上記所定電流より大きくなる。また、ランパ2が故障した場合には、ランパ電流I1は上記所定電流より大きくなるが、ランパ電圧VLは所定電圧V12より大きくなる。従って、ランパ電圧VLとランパ電流I1の両方をそれぞれ所定値と比較することにより、故障状態と区別することができる。

(00059) 次に、上述したような故障状態になった後の動作について説明する。この場合の図6中の各部の信号波形を図7に示す。

(00060) ANDゲート603の出力信号が故障状態を示すハイレベル信号になると、フェイルタ604の出力信号もハイレベルになり、そして、単安定回路605の出力信号が一定時間（例えば10ms）ハイレベルになり、そのハイレベル信号がHブリッジ回路401と高電圧制御回路500に出力される。

(00061) Hブリッジ回路401は、単安定回路605からのハイレベル信号によってHブリッジ回路61をオンする。このことによって、電圧電流部20の地絡によって過電流が、MOSトランジスタ61a、61cによって遮断されることになる。

(00062) また、高電圧制御回路500は、単安定回路605からのハイレベル信号によってサイリスタ76にゲート駆動信号を出力しないように動作する。図8に高電圧制御回路500の構成を示す。高電圧制御回路500は、Hブリッジ制御回路400からの出力番号に基づいてサイリスタ76にゲート駆動信号を出力する番号発生回路501を備えている。そして、単安定回路605からハイレベル信号が出力されると、インバータ502の出力がローレベルになり、ANDゲート503が明けるため、サイリスタ76のオンが禁止される。すなわち、ランパ2を点灯させるための高電圧発生が禁止される。

(00063) そして、Hブリッジ回路61のオフによってランパ電圧VLが上昇すると、ランパ電圧検出回路601の出力番号がローレベルになるため、ANDゲート603の出力番号もローレベルになる。

(00064) この後、単安定回路605の出力番号がローレベルになると、Hブリッジ制御回路400がMOSトランジスタ61a～61dのオンオフ駆動を開始し、ランパ2への電力供給を開始する。この時、電圧電流部20の地絡状態が継続しているとき、ランパ電圧検出回路601の出力番号が再びハイレベルになり、ANDゲート603の出力番号も再びハイレベルになる。その結果、単安定回路605から一定時間ハイレベル信号が出力され、Hブリッジ回路61がオフされると共にサイリスタ76のオンが禁止される。

(00065) 以後、電圧電流部20の地絡状態が継続している間、上記した動作を繰り返す。

(00066) また、ランパ電流検出回路602からハイレベル信号が出力されることによって、NORゲート606の出力番号がローレベルになり、フェイルタ607の出力番号もローレベルになる。そして、ORゲート608の出力番号がローレベルになるため、タイマ回路609は、リセットが解除されて時間遅延動作を開始する。この後、所定時間（例えば0.2秒）が経過し、タイマ回路609の出力番号がハイレベルになると、それをクロックとしてドライバ回路700の出力番号がハイレベルになる。

(00067) このドライバ回路700が10msからのハイレベル信号によって、Hブリッジ回路401は、Hブリッジ回路61をオンし、PWM制御回路100は、MOSトランジスタ42をオンする。すなわち、PWM制御回路100において、ドライバ回路700が10msからハイレベル信号が出力されると、図5に示すインバータ104の出力がローレベルになり、ANDゲート105

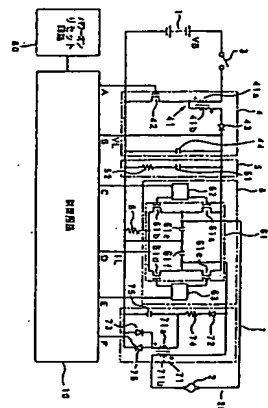
(9)

特開2001-43989

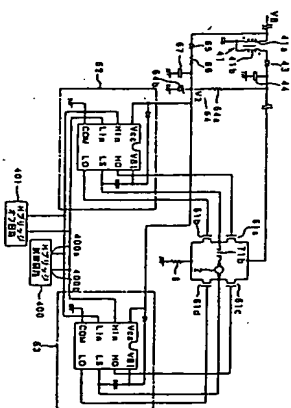
(10)

特開2001-43989

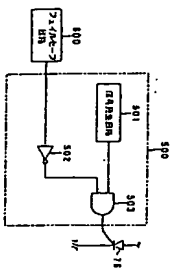
【図1】



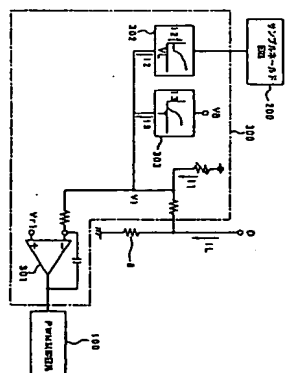
【図3】



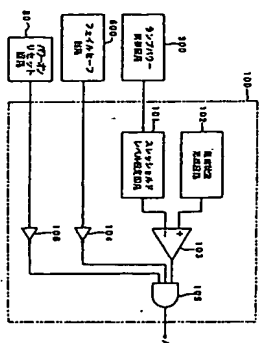
【図8】



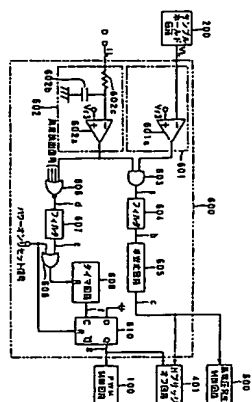
【図4】



【図5】



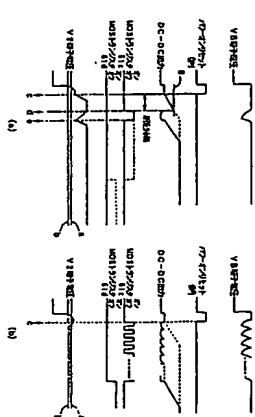
【図5】



Fターム(参考)

- 3K072 MA13 AC01 BA03 BA05 BB01
- BB10 CA16 EA07 EB01 EB05
- EB07 CA03 GB18 CC04 HB03
- 3K083 MA18 MA22 BA04 BA25 BA26
- BA33 BC15 BC34 BC47 BB03
- BB04 BD16 BD28 BE05 BE17
- BE20 CA33
- SH007 MA17 BB03 CA02 CB05 CC06
- CC12 CC34 DB01 EA02 FA03
- FA08 FA12 FA13 FA19 GA08

【図9】



フロントページの続き

(51) Int. Cl.

H05B

F1

テロート(参考)

41/18 360 41/24

41/18 360 K

(72)発明者 堀田 祐司

(72)発明者 野崎 邦史

愛知県刈谷市北區1丁目1番地 株式会社
社デブロー内

静岡県清水市北區500番地 株式会社小糸
製作所静岡工場内

(72)発明者 小田 祐市

静岡県清水市北區500番地 株式会社小糸
製作所静岡工場内